

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-121146

(43)Date of publication of application : 06.05.1997

(51)Int.Cl.

H03K 5/08

G10H 1/12

H03H 17/00

H03H 17/00

(21)Application number : 07-278906

(71)Applicant : ROLAND CORP

(22)Date of filing : 26.10.1995

(72)Inventor : TSUGE SHINJI

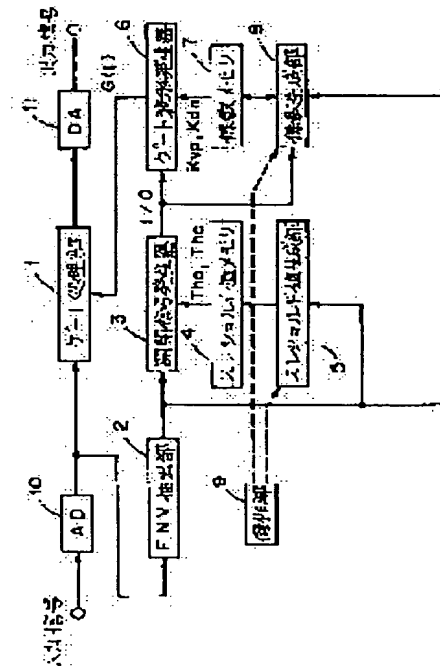
IKEGAMI YOSHIHIRO

(54) GATE PROCESSOR

(57)Abstract:

PROBLEM TO BE SOLVED: To enable optimum setting in realtime by measuring the magnitude of an input signal when the operation of a threshold value is indicated, calculating the threshold value based on the measurement value and setting it as the threshold value of an open/close device.

SOLUTION: An open/close indicating signal is outputted from an open/close signal generator 3 whenever the input signal is inputted and supplied to a coefficient generating part 8. Thus, whenever the new open/close indicating signal is inputted, the more proper rise coefficient and fall coefficient are calculated based on the envelope waveform of the input signal at that time in the coefficient generating part 8. The coefficient which is held in the coefficient memory 7 as the calculated coefficient is updated. Therefore, the rise and fall characteristics of a gate waveform are set to the optimum ones in realtime by following the state change of the input signal. Then, when the connection of coefficient setting is indicated, coefficient R held in a register 811 is set as the rising 7 and the coefficient R held in the register 812 is set as



LEGAL STATUS

[Date of request for examination]

22.02.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-121146

(43)公開日 平成9年(1997)5月6日

(SI)Int.Cl.*	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 K 5/08			H 0 3 K 5/08	R
G 1 0 H 1/12			G 1 0 H 1/12	
H 0 3 H 17/00	6 0 1	9274-5J	H 0 3 H 17/00	6 0 1 H
	6 1 1	9274-5J		6 1 1 A

審査請求 未請求 請求項の数3 OL (全 11 頁)

(21)出願番号	特願平7-278906	(71)出願人	000116068 ローランド株式会社 大阪府大阪市北区堂島浜1丁目4番16号
(22)出願日	平成7年(1995)10月26日	(72)発明者	柘植 紳二 大阪府大阪市北区堂島浜1丁目4番16号 ローランド株式会社内
		(72)発明者	池上 嘉宏 大阪府大阪市北区堂島浜1丁目4番16号 ローランド株式会社内
		(74)代理人	弁理士 小林 隆夫 (外1名)

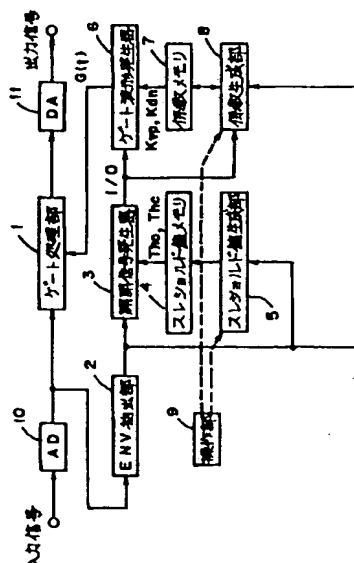
(54) 【発明の名称】 ゲート処理装置

(57) 【要約】

【課題】本発明は入力信号の通過制御を行うゲート処理装置に関し、ゲート処理装置におけるしきい値の設定、ゲート開閉時のゲイン変化波形の設定と修正に関して、簡便な作業で適正に設定可能にすることなどを目的とする。

【解決手段】開閉により入力信号の通過を制御するゲート手段と、このゲート手段の開閉を指示する信号を該入力信号の大きさを所定のしきい値と比較することで発生する開閉指示手段と、しきい値の設定を指示する操作手段と、この操作手段でしきい値の設定が指示された時に、入力信号の大きさを測定してその測定値に基づいてしきい値を算出して開閉指示手段のしきい値として設定するしきい値設定手段とを備える。

本発明の実施例



【特許請求の範囲】

【請求項1】開閉により入力信号の通過を制御するゲート手段と、

該ゲート手段の開閉を指示する信号を該入力信号の大きさを所定のしきい値と比較することで発生する開閉指示手段と、

該しきい値の設定を指示する操作手段と、

該操作手段でしきい値の設定が指示された時に、入力信号の大きさを測定してその測定値に基づいてしきい値を算出して該開閉指示手段のしきい値として設定するしきい値設定手段とを備えたゲート処理装置。

10

【請求項2】ゲイン変化による開閉により入力信号の通過を制御するゲート手段と、

該入力信号の到来に応じて該ゲート手段に所定のゲイン変化特性で変化するゲインを指示するゲイン指示手段と、

該ゲイン変化特性の設定を指示する操作手段と、

該操作手段でゲイン変化特性の設定が指示された時に、該入力信号のエンベロープ波形を測定してその測定結果に基づいて算出したゲイン変化特性を該ゲイン指示手段のゲイン変化特性として設定する変化特性設定手段とを備えたゲート処理装置。

20

【請求項3】ゲイン変化による開閉により入力信号の通過を制御するゲート手段と、

該入力信号の到来に応じて該ゲート手段に所定のゲイン変化特性で変化するゲインを指示するゲイン指示手段と、

該入力信号の到来を検出する入力信号検出手段と、

該入力信号検出手段で入力信号の到来が検出された時に、該入力信号のエンベロープ波形を測定してその測定結果に基づいて算出したゲイン変化特性により該ゲイン指示手段のゲイン変化特性を修正する変化特性修正手段とを備えたゲート処理装置。

30

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は入力された信号のうちのノイズ部分を除去するなどの入力信号の通過制御を行うゲート処理装置に関するものである。

【0002】この種のゲート処理装置は、例えば電子楽器等においてはノイズゲートとして用いられており、このノイズゲートは楽音信号のない部分で出力信号をミュートングすることで耳障りなノイズが出力されることを防止している。

40

【0003】従来のごく一般的なゲート処理装置としては、入力信号をゲートを通して出力するよう構成しておき、ノイズレベルより少し高い値のしきい値を予め設定しておいて入力信号レベルとしきい値を比較し、その比較結果に基づき入力信号レベルの方が小であればゲートを閉じて入力信号を遮断し、入力信号レベルの方が大であればゲートを開いて入力信号をそのまま出力側に通過

50

させるものが知られている。このゲート処理装置によれば、しきい値以下のノイズのみが入力されている場合には、このノイズを遮断して出力側に出ないようにできる。

【0004】このようなゲート処理装置では、しきい値が非常に重要なパラメータであり、ゲートを適切に開閉動作させるには、適切なしきい値が設定される必要がある。例えばノイズゲートの場合、しきい値が適正値より小さすぎると、そのしきい値以上のノイズはカットされずに出力されてしまう。また、しきい値が大きすぎると、入力された楽音信号の先頭部分がカットされる形になるため、楽音が突然と放音されることになり、不自然な感じになる。

【0005】しかしながら、適正なしきい値を設定するためには、様々な入力信号の状態で試行を繰り返し、修正して設定しなければならず、設定作業が煩雑になり、なおかつ必ずしも適正に設定できない、という問題点がある。

【0006】また、上述のゲート処理装置においてゲートをスイッチにより構成して入力信号を単にオン/オフした場合には、そのオン/オフの際に入力信号の波形が突然に切り取られるため滑らかでなくなりノイズ音を発生するおそれがある。このため、スイッチからなるゲートでオン/オフするのではなく、ゲートとしてVCA（電圧制御増幅器）などを用いて入力信号の通過ゲインを滑らかに変えることにより、入力信号の立上り、立下りの波形を滑らかにする方法が提案されている。例えば、充放電やカウンタ読出しなどの波形を、ゲートのゲインを変えるためのゲイン変化波形（ゲート波形とも称する）として利用してゲート開閉時のゲインの変化を滑らかにすることで、ノイズや不安定動作を抑制する。

【0007】また、ゲート処理装置を電子楽器のノイズゲートとして用いる場合、入力信号として様々な種類の楽器の楽音信号が入力されることになるが、例えばドラムの楽音信号とストリングスの楽音信号とでは信号波形が全く異なっており、聴感上の自然感を実現するためには上述のゲイン変化波形としても各音色に応じた特性

（立上り波形、立下り波形）のものが必要となる。このため、通過させる信号の種類に適したゲイン変化を得るべく開閉時のゲイン変化波形の立上り、立下りの速度を設定できるように工夫された方法も提案されている。

【0008】しかしながら、このゲイン変化波形の立上り、立下りの速度を適正に設定するためには、様々な入力信号の状態で試行を繰り返しつ修正して設定しなければならず、設定作業が煩雑になり、なおかつ適正に設定することが難しく、また波形そのものを変更することができず、さらに、入力信号の状態が変化すると、その都度、新たに設定し直さなければならない、という問題点がある。

【0009】

【発明が解決しようとする課題】本発明は、上記の事情に鑑み、ゲート処理装置におけるしきい値の設定に関して、簡便な作業で適正な設定が可能であるようにすること、また、ゲート開閉時のゲイン変化特性の設定に関して、簡便な作業で適正な設定が可能であり、さらには、入力信号の状態変化に追従してリアルタイムに最適な設定が可能であるようにすることを目的とする。

【0010】

【課題を解決するための手段】上述の課題を解決するために、本発明に係るゲート処理装置は、一つの形態として、開閉により入力信号の通過を制御するゲート手段と、このゲート手段の開閉を指示する信号を該入力信号の大きさを所定のしきい値と比較することで発生する開閉指示手段と、しきい値の設定を指示する操作手段と、この操作手段でしきい値の設定が指示された時に、入力信号の大きさを測定してその測定値に基づいてしきい値を算出して開閉指示手段のしきい値として設定するしきい値設定手段とを備える。

【0011】このゲート処理装置においては、操作手段によりしきい値の設定が指示されると、しきい値設定手段はその時の入力信号の大きさを測定してその測定値に基づいてしきい値を算出して開閉指示手段にそのしきい値として設定する。よって、簡便な作業で、適正な値にしきい値を設定することができるので、しきい値の設定作業が軽減するとともに、入力信号の適したゲート処理を行うことができる。

【0012】また本発明に係るゲート処理装置は、他の形態として、ゲイン変化による開閉により入力信号の通過を制御するゲート手段と、入力信号の到来に応じてゲート手段に所定のゲイン変化特性で変化するゲインを指示するゲイン指示手段と、ゲイン変化特性の設定を指示する操作手段と、この操作手段でゲイン変化特性の設定が指示された時に、入力信号のエンベロープ波形を測定してその測定結果に基づいて算出したゲイン変化特性をゲイン指示手段のゲイン変化特性として設定する変化特性設定手段とを備える。

【0013】このゲート処理装置においては、操作手段によりゲイン変化特性の設定が指示されると、変化特性設定手段はその時の入力信号のエンベロープ波形を測定してその測定結果に基づいて算出したゲイン変化特性をゲイン指示手段のゲイン変化特性として設定する。ゲート手段はこの設定されたゲイン変化特性で入力信号の通過を制御する。よって、簡便な作業で、ゲート開閉時のゲイン変化特性を設定することができるので、設定作業が軽減するとともに、ノイズや不安定動作を抑制し、入力信号に適したゲート処理を行うことができる。

【0014】また本発明に係るゲート処理装置は、他の形態として、ゲイン変化による開閉により入力信号の通過を制御するゲート手段と、入力信号の到来に応じてゲート手段に所定のゲイン変化特性で変化するゲインを指

示するゲイン指示手段と、入力信号の到来を検出する入力信号検出手段と、入力信号検出手段で入力信号の到来が検出された時に、入力信号のエンベロープ波形を測定してその測定結果に基づいて算出したゲイン変化特性によりゲイン指示手段のゲイン変化特性を修正する変化特性修正手段とを備える。

【0015】このゲート処理装置においては、入力信号検出手段により入力信号の到来が検出されると、変化特性修正手段は、その時の入力信号のエンベロープ波形を測定してその測定結果に基づいて算出したゲイン変化特性によりゲイン指示手段のゲイン変化特性を修正する。ゲート手段はこの修正されたゲイン変化特性で入力信号の通過を制御する。よって、入力信号の状態の変化に対してゲイン変化特性をリアルタイムに最適なものに設定ができるので、入力信号の変化や異なるエンベロープの信号が混在するような入力に対して、常に、ノイズや不安定動作の抑制された最適なゲート処理を行うことができる。

【0016】上記のゲート処理装置においては、上記ゲイン変化特性をゲイン変化の立上りと立下りの特性またはどちらか一方とし、入力信号のエンベロープの立上り波形に基づいて該ゲイン変化の立上り特性を、入力信号のエンベロープの立下り波形に基づいて該ゲイン変化の立下り特性を算出するように構成することができる。これにより入力信号のエンベロープの立上り波形、立下り波形に応じた最適なゲート処理が可能になる。

【0017】

【発明の実施の形態】以下、図面を参照して本発明の実施例を説明する。図1には本発明の一実施例としてのゲート処理装置が示される。また図2には実施例装置における各信号の波形が示される。図2中、①はゲート処理装置への入力信号のエンベロープ波形、②は開閉信号発生器3から出力される開閉指示信号の波形、③はゲート波形発生器6から出力されるゲート波形を示す。

【0018】図1において、入力信号はA/D変換器10を介してゲート処理部1に入力されるとともに、エンベロープ抽出部2に入力される。ゲート処理部1は入力信号にゲート波形発生器6で発生したゲート波形G(t)に対応した係数(0~1のゲイン)を乗算して出力する回路であり、VCA同等の機能を持つ。ゲート処理部1からの出力信号はD/A変換器11を介して出力信号として出力される。

【0019】エンベロープ抽出部2は図2①に示される入力信号のエンベロープ波形を抽出する回路であり、抽出したエンベロープ波形を開閉信号発生器3、スレシヨルド値生成部5、係数生成部8に供給する。このエンベロープ抽出部2としては公知の構成のものを使用できる。

【0020】開閉信号発生器3はスレシヨルド値メモリ4に保持されているスレシヨルド値(しきい値、以下同

10

20

30

40

50

じ)とエンベロープ抽出部2から抽出されたエンベロープ波形の大きさを比較し、その比較結果に基づき、図2②に示すようなゲートの開閉指示を行う開閉指示信号を発生してゲート波形発生器6と係数生成部8に与える。この開閉指示信号としては、しきい値 $>$ エンベロープ波形の時に“0”のゲート閉信号、しきい値 \leq エンベロープ波形の時に“1”のゲート開信号が出力される。

【0021】ゲートの開閉動作はエンベロープ波形の立上り時と立下り時に行われるが、本実施例においては、開閉信号発生器3での比較に際しての開ゲート用のスレ
10 ショルド値 T_{ho} と閉ゲート用のスレショルド値 T_{hc} が異なる値となっており、それぞれの値がスレショルド値メモリ4に保持されている。このスレショルド値メモリ4に保持されているスレショルド値 T_{ho} 、 T_{hc} は、操作者により操作部9から指示された時にスレショルド値生成部5によって更新される。

【0022】ゲート波形発生器6は、ゲート開信号“1”により立ち上がり、ゲート閉信号“0”により立
15 ち下がる図2③に示すゲート波形を発生する。このゲート波形は係数メモリ7に保持されている立上り係数 K_{up} 、立下り係数 K_{dn} により立上り特性、立下り特性が決定される。この係数メモリ7の係数 K_{up} 、 K_{dn} は、操作部9からの指示、または開閉信号発生器3からの開閉指示信号に応じて係数生成部8によって更新される。

【0023】まず、この実施例装置の概略的な動作を以下に説明する。実施例装置に楽音信号などの有意の入力信号が入力されていない状態(すなわち背景となるノイズだけが入力されている状態)では、スレショルド値生成部5にはエンベロープ抽出部2からノイズのエンベ
20 ロープ波形が供給される。この状態で、操作者が操作部9を操作してスレショルド値の設定指示を行うと、スレショルド値生成部5では、その設定指示を行っている期間(設定開始指示から設定終了指示までの期間)におけるノイズのエンベロープ振幅レベルの最大値 N_{max} を検出し、この最大値 N_{max} を超える適当なレベルのスレショルド値 T_{ho} 、 T_{hc} を算出し、これをスレショルド値メモリ4に設定する。

【0024】これにより、例えば図2①に示すような有意の入力信号(楽音信号など)が入力された時には、開
25 閉信号発生器3は、図2②に示すように、入力信号の立上りの振幅レベルが開スレショルド値 T_{ho} を超えた時点で開閉指示信号を開信号“1”にし、振幅レベルが閉スレショルド値 T_{hc} を下回るまで“1”を出力し続け、閉スレショルド値 T_{hc} を下回った時点で閉信号“0”とする。

【0025】このように、操作部9にてスレショルド値設定開始を指示すると、その設定期間中に測定されたノイズ波形の振幅レベルからその振幅レベルに適したスレ
30 ショルド値が新たに求められ、設定終了を指示すると、スレショルド値メモリ4に保持されている値を、新たに

求めたスレショルド値で更新する。これによりゲート処理装置におけるスレショルド値の設定が、簡便な作業で適正な値に設定できるようになる。

【0026】ゲート波形発生器6は開閉信号発生器3から図2②に示す開閉指示信号を受けると、この開閉指示信号に基づいて、立上り、立下りが滑らかな図2③に示すゲート波形を発生する。このゲート波形の立上り、立下り特性は係数メモリ7に保持されている立上り係数 K_{up} 、立下り係数 K_{dn} によって決定される。このゲート
35 波形はゲート処理部1に供給され、ゲート処理部1は入力信号にこのゲート波形を乗算するゲート処理を行うことにより、ゲートの開閉を滑らかに行う。

【0027】次に、入力信号に応じたゲート波形の立上り、立下り特性を次のようにして調整する。すなわち、有意の入力信号を入力する際に、その入力前に操作部9によって係数設定指示を行う。これにより係数生成部8は、入力信号が入力されると、その立上り部分で開スレ
40 ショルド値 T_{ho} 近傍の入力信号のエンベロープ波形の傾きに対応した立上り係数 K_{up} を算出し、また同様に、その立下り部分で閉スレショルド値 T_{hc} 近傍の入力信号のエンベロープ波形の傾きに対応した立下り係数 K_{dn} を算出し、これらの係数 K_{up} 、 K_{dn} によって係数メモリ7の保持値を更新する。

【0028】このように、操作部9にて係数設定開始を指示すると、係数設定期間中に抽出されたエンベロープ波形から、そのエンベロープ波形に応じたゲート波形の立上り、立下り特性を決定する係数が新たに求められ、設定終了を指示すると、係数メモリ7に保持されている値が新たに求めた係数で更新される。これによりゲート
45 開閉時のゲート波形の設定に関して、簡便な作業で適正な設定が可能になる。

【0029】次に、入力信号の特性が変化した場合には、その変化に応じてゲート波形の立上り、立下り特性を次のようにして修正する。ここでは、特性の異なる有意の入力信号が離散的に入力される場合を考える。入力信号が入力される毎に開閉信号発生器3からは開閉指示信号が出力され、これが係数生成部8に供給されるので、係数生成部8では、新たに開閉指示信号が入力される毎に、その時の入力信号のエンベロープ波形に基づい
50 てより適切な立上り係数 K_{up} 、立下り係数 K_{dn} を算出し、その算出した係数で係数メモリ7に保持されている係数を更新する。これにより入力信号の状態変化に追従してゲート波形の立上り、立下り特性をリアルタイムに最適なものに設定することが可能となる。

【0030】次に、実施例装置の主要な回路部分についてその構成と動作を図面を参照して詳細に説明する。

【0031】まず、ゲート波形発生器6について説明する。図3にはゲート波形発生器6を機能ブロックにより表現した構成が示される。スイッチ61は定数 K_u か定数「0」かを選択するスイッチであり、選択した係数は

加算器63の一方の入力端子に入力される。スイッチ61の1側接点に接続されている定数Kuは予め定められた立上り特性を決定する定数、0側接点に接続されている定数「0」は立下りの特性を決定する定数であり、ゲート波形が収束する目標値になっている。

【0032】またスイッチ62は係数メモリ7の立上り係数Kupまたは立下り係数Kdnを選択するスイッチであり、1側接点（「1」と示されている方の接点）に立上り係数Kupが、また0側接点（「0」と示されている方の接点）に立下り係数Kdnがそれぞれ入力される。選択した係数は乗算器66に乗算係数として入力される。この立上り係数Kupと立下り係数Kdnは、

$$Kup \geq 1$$

$$1 > Kdn \geq 0$$

のような条件とする。

【0033】これらのスイッチ61、62は開閉信号発生器3からの開閉指示信号により切換えが制御される。すなわち、開閉指示信号が開信号「1」のときには1側接点に、閉信号「0」のときには0側接点に切り換えられる。

【0034】加算器63の加算結果はリミッタ64に入力され、リミッタ64の出力信号はゲート波形としてゲート処理部1に出力されるとともに、1サンプル時間遅延する遅延器65に供給される。このリミッタ64は加算器63の加算結果の値が「1」より大きくなった時に「1」に制限すると共に、所定値以下になった時に「0」にして出力する。遅延器65の出力信号は乗算器66で係数を乗じられた後に加算器63の他方の入力端子に入力される。

【0035】以下、このゲート波形発生器6の動作を説明する。初期状態は開閉信号発生器3からの開閉指示信号が閉信号「0」で、出力のゲート波形は「0」になっている。開閉指示信号が開信号「1」になると、スイッチ61、62がそれぞれ1側接点に接続され、サンプリング周期毎に以下の演算、

$$G(t) = Ku + G(t-1) \times Kup$$

を行って、図2③に示すような曲線で立ち上がるゲート波形Gを発生する。ここでG(t)は現サンプリング時刻での値、G(t-1)は前サンプリング時刻の値を意味する。なお、この演算結果のゲート波形G(t)は、「1」より大きくなるとリミッタ64によって「1」に制限されて「1」が出力され続ける。

【0036】次に、開閉信号発生器3からの開閉指示信号が閉信号「0」になると、スイッチ61、62がそれぞれ0側接点に接続され、サンプリング周期毎に以下の演算、

$$G(t) = G(t-1) \times Kdn$$

を行って、図2③に示すような曲線で立ち下がるゲート波形を発生する。この演算は、理論的には永遠に「0」に近く漸近線になるため、リミッタ64で所定の値以下

の値になると「0」になるようにしている。

【0037】なお、デジタル処理の場合、演算に使用するビット数の関係で、ある値以下は自動的に切り捨てられ「0」になることを利用する場合には、「0」にするリミッタは必要ない。

【0038】次に、スレシヨルド値生成部5について説明する。このスレシヨルド値生成部5は、操作者が操作部9のスレシヨルド値設定操作子を操作したとき、その操作期間中（または操作してから所定時間中）に入力された入力信号からスレシヨルド値を生成してスレシヨルド値メモリ4に設定する。

【0039】図4にはこのスレシヨルド値生成部5を機能ブロックで表現した構成が示される。図4に示すように、エンベロープ抽出部2からのエンベロープ波形が比較器51の一方の入力端子に入力され、この比較器51の出力信号は1サンプル遅延器52を介して比較器51の他方の入力端子に入力されるとともに、最大値レジスタ53に入力される。最大値レジスタ53からの出力信号は、係数Koを乗算する乗算器54、係数Kcを乗算する乗算器55にそれぞれ入力され、各乗算器54、55の出力信号はスレシヨルド値メモリ4に入力される。

【0040】このスレシヨルド値生成部5の動作を以下に説明する。このスレシヨルド値生成部5では、操作部9からのスレシヨルド値設定開始指示によって処理が開始されてスレシヨルド値を生成し、操作部からの設定操作終了指示を受けると、生成したスレシヨルド値でスレシヨルド値メモリ4の内容を更新して終了する。

【0041】操作部9からのスレシヨルド値設定開始指示を受けると、まず、1サンプル時間遅延する遅延器52をリセットし、エンベロープ抽出部2から出力されるエンベロープ波形と遅延器52からの1サンプル前の信号を比較器51で比較して大きい方を出力する。このエンベロープ抽出部2の出力と遅延器52の信号を比較し大きい方を選択する処理を、操作部9から設定終了指示を受けるまで行い続け、設定終了指示と共にこの処理を終了する。その設定終了指示のときの比較器51の出力が設定操作期間中における最大値となるので、その値を最大値を保持する最大値レジスタ53に保持する。

【0042】なお、上記説明では、開始と終了の両方の操作を操作部9で行うように説明したが、開始指示だけを与え、所定時間経過後に自動的に設定終了指示を与えるようにしてもよい。

【0043】この最大値レジスタ53の最大値に、乗算器54、55でそれぞれ係数KoとKcを乗算することでそれぞれ開スレシヨルド値（立上りスレシヨルド値）Tho、閉スレシヨルド値（立下りスレシヨルド値）Thcを算出して、その算出値でスレシヨルド値メモリ4を更新する。

【0044】この開スレシヨルド値、閉スレシヨルド値の演算式を以下に示す。すなわち、エンベロープ波形の

振幅レベルの最大値を N_{\max} 、開スレシヨルド値を T_{ho} 、閉スレシヨルド値を T_{hc} 、とすると、

$$T_{ho} = N_{\max} \times K_o$$

$$T_{hc} = N_{\max} \times K_c$$

(1. $0 \leq K_c \leq K_o$) となる演算をして、算出値をスレシヨルド値メモリ4に記憶する。

【0045】また、後述の係数修正処理のときに使用するタイミングを得るために、開スレシヨルド値 T_{ho} の所定倍の値 T_{ho}' と、閉スレシヨルド値 T_{hc} の所定倍の値 T_{hc}' も算出して保持している。

【0046】この係数 K_c と K_o の値は、例えば、ノイズ等の振幅測定値に対してスレシヨルド値を6dB高くする場合は、 K_c と K_o が2.0となる。また、それぞれ異なる値にしても良い。図2①の例では立下りのスレシヨルド値のほうを低く設定した場合を示している。なお、この係数 K_c と K_o の値は実験によって予め適宜設定しておいても良いが、ユーザ自身が操作により任意に設定できるようにしても良い。

【0047】次に、係数生成部8について説明する。この係数生成部8では、操作部9の係数設定操作子进行操作して、その操作中（または操作してから所定時間中）に入力された入力信号のスレシヨルド値近傍のエンベロープ状態から立上り係数 K_{up} と立下り係数 K_{dn} を検出し、設定する。

【0048】この係数生成部8は、操作部9からの係数設定操作によって係数設定する時と、その以後のリアルタイムに係数を修正する時とで機能が異なる。図5には係数設定時の係数生成部8の構成を機能ブロックで表現した図が、また図6には係数修正時の係数生成部8の構成を機能ブロックで表現した図が示される。この係数生成部8は、操作部9からの係数設定開始指示によって図5に示す構成となって係数設定処理が開始され、操作部9から設定終了指示を受けると、既に設定されている立上り、立下り係数を更新して係数設定処理を終了するとともに、図6に示す構成となって以降は係数修正処理を行う。

* 【0049】まず、図5に示す係数設定時の係数生成部8の構成について説明する。操作部の係数設定操作子によって係数設定の開始が指示されると、係数生成部8は図5に示す構成になり、係数の設定が可能な状態になる。図5において、エンベロープ抽出部2からエンベロープ波形が入力されると、このエンベロープ波形は、割算器802に入力信号Aとして入力されるとともに、1サンプル遅延する遅延器801にも入力され、この遅延器801の出力信号は割算器802に入力信号Bとして入力される。これにより、入力信号Aとして現サンプリング時刻のエンベロープ値 $E(t)$ が、入力信号Bとして前サンプリング時刻 $(t-1)$ のエンベロープ値 $E(t-1)$ が割算器802に入力される。

【0050】割算器802は二つの入力信号A、Bに対して $A \div B$ の演算を行って、その演算結果を現サンプリング時刻と前サンプリング時刻のエンベロープ値の比 $R(t)$ （以下、変化比と称する）

$$R(t) = E(t) / E(t-1)$$

として出力する。

【0051】この割算器802から出力された変化比 $R(t)$ はシフトレジスタ803、804にそれぞれ入力される。シフトレジスタ803は図2①の t_o から t_o' の時間差に相当する段数（サンプリング数）を有し、シフトレジスタ804は図2①の t_c' から t_c の時間差に相当する段数を有している。

【0052】シフトレジスタ803の各段から出力した信号は加算器805で加算され、乗算器で係数 K_u を乗算されて立上りの係数 R_o としてレジスタ811に保持される。一方、シフトレジスタ804の各段から出力した信号は加算器806で加算され、乗算器で係数 K_d を乗算されて立下りの係数 R_c としてレジスタ812に保持される。

【0053】これらの回路により行われる演算は、下記のように所定数の変化比 $R(t)$ を平均して立上りの係数 R_o 、立下りの係数 R_c を求める演算である。

$$R_o = \{ R(t_o) + R(t_o+1) + \dots + R(t_o') \} \times K_u$$

$$R_c = \{ R(t_c') + R(t_c'+1) + \dots + R(t_c) \} \times K_d$$

ただし、 t_o 、 t_c は予め設定されたスレシヨルド値によって得られた開閉指示信号の立上り部分と立下り部分の時刻、 t_o' は t_o 以降の予め設定された所定の時間後の時刻、 t_c' は t_c 以前の予め設定された所定の時間後の時刻であり、定数 K_u は、 $K_u = 1 / (t_o' - t_o + 1)$ であって、 $(t_o' - t_o + 1)$ は t_o' から t_o までのサンプリング数、定数 K_d は、 $K_d = 1 / (t_c - t_c' + 1)$ であって、 $(t_c - t_c' + 1)$ は t_c から t_c' までのサンプリング数とする。

【0054】なお、各レジスタ811、812への係数の保持は、タイミング生成部809によって t_o' と t_c のタイミングを生成して行う。

【0055】このような構成の係数生成部8では、エンベロープ抽出部2から図2①に示す如くの有意な入力信号のエンベロープ波形が入力されると、エンベロープ波形のスレシヨルド値 T_{ho} 近傍部分（時刻 $t_o \sim t_o'$ の区間）の変化比から立上りの係数 R_o が、またスレシヨルド値 T_{hc} 近傍部分（時刻 $t_c' \sim t_c$ の区間）の変化比から立下りの係数 R_c が求められ、立上りの係数 R_o はレジスタ811に、立下りの係数 R_c はレジスタ812にそれぞれ保持される。

【0056】そして、操作部の係数設定操作子によって係数設定の終了が指示されると、レジスタ811に保持された係数 R_o を立上り係数 K_{up} として、またレジスタ

812に保持された係数Rcを立下り係数Kdnとしてそれぞれ係数メモリ7に設定する。なお、操作部9で終了指示を行うのに代えて、操作部9では係数設定の開始指示だけを与え、所定時間経過後、あるいは新しい係数データが得られた時点で係数メモリ7を更新し、動作を終了するようにしてもよい。

【0057】なお、以上の説明ではエンベロープ波形の立上り、立下り部分での変化比R(t)の変化が大きいの
で、シフトレジスタ、加算器、乗算器を使用して平均を
計算していたが、算出した変化比の変化がそれほど大き
くない場合や、割算器の処理の過程で大きい変化が取り
除かれる場合には、平均を計算することなく、割算器
(A÷B)の結果に所定の係数を乗算したものを、立上
り係数と立下り係数とすることもできる。

【0058】次に、図6に示す係数修正時の係数生成部
8の構成について説明する。操作部9によって係数設定
終了が指示された後は、先の係数設定処理で設定した立
上り係数Kupと立下り係数Kdnを、新たに入力される入
力信号のエンベロープに従って修正し、ゲート波形発生
器6でその修正した立上り係数Kupと立下り係数Kdnに
対応した立上りと立下りの特性のゲート波形を生成し、
ゲート処理部1を制御する。

【0059】まず、この係数修正の基本的な考え方につ
いて述べる。入力信号をゲートする場合、そのエンベ
ロープ波形の立上り部分が欠損しないようにするためには
ゲート波形の立上りはできるだけ急峻な方がよいが、ゲ
ートされる入力信号の立上りが緩やかなのにゲート波形
が急峻すぎると、例えば電子楽器等に適用した場合には
立上りで急激な音量変化が感じられ不自然な感じにな
る。そこで、立上り係数Kupの設定は、係数設定時には
その時点の入力信号の立上りに最も適合した値にする
が、その後、より立上りの急峻な入力信号が入力された
場合には、その急峻な入力信号の方に逐次に立上り係数
を修正していくようにする。一方、立下り係数Kdnにつ
いては、現在入力されている入力信号の立下り特性に適
合するように立下り係数Kdnを逐次に修正していくよう
にする。

【0060】係数生成部8は、係数設定の終了が指示さ
れると、図6に示す構成となる。この構成は、開閉信号
発生器3からの開閉指示信号が開閉信号“1”の区間で動
作して係数を修正する処理を行う。すなわち、有意の入
力信号が入力されると、その入力信号に応じて開閉信号
発生器3で発生された開閉指示信号に基づいてタイミン
グ生成部823でそれぞれのタイミング信号to、tc
'、to-tcを生成する。タイミング信号to-tc
は図2②に示す開閉指示信号に相当し、開閉信号“1”
の期間中、この構成の係数生成部8が処理を行うように
なっている。

【0061】遅延器801、割算器802は前述したも
のと同じであり、割算器802はエンベロープ抽出部2

からのエンベロープ波形の変化比R(t)を算出し、この
変化比R(t)は比較器814の一方の入力端子に入力さ
れるとともに、加算器819の一方の入力端子に入力さ
れる。

【0062】タイミング生成部823で生成されるタイ
ミング信号toは、図2②に示す開閉指示信号の立上り
部分でのみ“1”となる信号であり、スイッチ813に
制御信号として入力される。これにより、スイッチ81
3は開閉指示信号の立上り部分で、レジスタ811に既
に設定した立上り係数Kupを比較器814の他方の入力
端子に供給し、立上り部分を過ぎたら1サンプル遅延器
815の出力信号を該他方の入力端子に供給するよう切
換え制御される。

【0063】比較器814は二つの入力信号の振幅レ
ベルを比較しそのうちの大きい方を選択して出力信号Ro
(t)'として出力する回路である。この比較器814は
出力信号Ro(t)'をリミッタ816に供給するとともに
遅延器815にも供給する。リミッタ816は入力信
号Ro'を下式により最小値制限をして出力する。

$$Ro(t) = \text{Max} [Ro(t)', R_{\min}]$$

(但し、Rminは予め設定された立上り係数の最小値)
この式は、入力信号Ro(t)'が最小値Rminよりも大
きければそのまま通過させ、最小値Rmin以下であれば
入力信号Ro(t)'に代えて最小値Rminを出力するこ
とを意味している。このようなリミット処理を行うの
は、ゲート波形の立上りはあまり遅くする必要はないか
らである

【0064】一方、タイミング生成部823のタイミン
グ信号tc'は開閉指示信号の立下り部分から所定時間
前の時刻tc'(図2①参照)だけで“1”となる信号
であり、スイッチ812に制御信号として入力される。
これによりスイッチ812は、開閉指示信号の立下り部
分から所定時間前の時刻tc'で、レジスタ812に設
定されている立下り係数Kdnを反転器818を介して加
算器819の他方の入力端子に供給するとともに加算器
821の一方の入力端子に供給し、その後の期間では1
サンプル遅延器822の出力信号を供給するよう切換え
制御される。加算器819の出力信号は係数Cを乗算す
る乗算器820を介して加算器821の他方の入力端子
に入力され、この加算器821の出力信号は遅延器82
2に入力される。

【0065】したがって、この下段の加算器819、係
数乗算器820、加算器821、遅延器822、反転器
818、スイッチ817の構成は、タイミング信号tc'
の時間からレジスタ812に保持している立下りの
係数Rcを初期値として以下の演算

$$Rc(t) = C \times \{R(t) - Rc(t-1)\} + Rc(t-1)$$

(但し、cの値は $0 \leq C \leq 1$)を行って、求めた値を立
下り係数Kdnとして係数メモリ7に供給する。

【0066】以下、係数修正時における係数生成部8の

動作を説明する。開閉信号発生器3で発生された開閉指示信号が開閉信号“1”になると、比較器814、遅延器815、スイッチ811からなる構成において、比較器814はレジスタ811に保持している立上りの係数 R_o を初期値として、順次に入力される $R(t)$ と遅延器815の値とを比較して大きい方の入力信号を選択し出力する動作を行う。よって遅延器815には最大値が保持されるようになる。この比較器814の出力値 $R_o(t)$ はリミッタ816を介して係数メモリ7に立上り係数 K_{up} として順次記憶される。よって、立上り係数 K_{up} は時間的に変化することになり、前述の係数設定操作で設定された立上り係数 K_{up} が順次に修正されていくことになる。

【0067】一方、下段の加算器819、係数乗算器820、加算器821、遅延器822、反転器818、スイッチ817からなる構成においては、タイミング信号 t_c' の時刻からレジスタ812に保持している立下りの係数 R_c を初期値として前述した以下の演算 $R_c(t) = C \times (R(t) - R_c(t-1)) + R_c(t-1)$ を行う。

【0068】この演算式による処理は、立下りの係数 $R_c(t)$ を、レジスタ812に保持されてる初期値 $R_c(t-1)$ の値から、時間の経過に従って順次に入力される値 $R(t)$ に近づけていく処理であり、係数 C が「0」の時は立下りの係数 $R_c(t)$ が初期値 $R_c(t-1)$ のまま変化せず保持され、係数 C が「1」の時は立下りの係数 $R_c(t)$ が入力された値 $R(t)$ で直ちに置き換えられることを意味し、係数 C が「1」に近いほど立下りの係数 $R_c(t)$ が入力値 $R(t)$ に近付いていく時間が短くなる。

【0069】開閉指示信号が開閉信号“1”から閉信号“0”に立ち下ると、この係数生成部8の処理が終わり、そのとき記憶している係数メモリの立下り係数 K_{dn} に従ってゲート波形が立ち下がる。

【0070】本発明の実施にあたっては上述したものの他にも種々の変形形態が可能である。例えば上述の実施例では、スレシヨルド値 T_{ho} 、 T_{hc} の設定、立上り係数 K_{up} 、立下り係数 K_{dn} の設定を入力信号のエンベロープ波形の振幅レベルに応じて行ったが、もちろんこれに限らず、入力のパワーあるいはパワーの変化率に基づいて行うようにしてもよい。

【0071】また、係数生成部8における係数修正操作では立上り係数を入力信号としてより急峻な立上りのものが入力される毎にそれに応じて修正するようにしたが、これに限らず、既に設定されている立上り係数と新

たに入力された入力信号から求められる立上り係数との平均をとってこれを新たな立上り係数として設定するなどの方法によってもよい。立下り係数についても同様である。

【0072】また、以上の説明に使用したゲート波形発生器6は演算によってゲート波形を形成していたが、ゲート波形の立上り部や立下り部を予めサンプリングデータとして記憶しておき、その読出し速度を制御することによって、立上り特性や立下り特性を制御するようにしてもよい。あるいはテーブルを基に演算によりゲート波形を生成するものであれば、そのテーブルデータを制御することで立上り特性や立下り特性を制御するようにしてもよい。あるいは単に充放電曲線や直線をゲート波形として用いるものであれば、それらの時定数データを制御することで立上り特性や立下り特性を制御するようにしてもよい。

【0073】

【発明の効果】以上に説明したように、本発明によれば、ゲート処理装置におけるしきい値の設定に関して、簡便な作業で適正な設定が可能になる。また、ゲート開閉時のゲイン変化特性の設定に関して、簡便な作業で適正な設定が可能になり、さらには、入力信号の状態変化に追従してリアルタイムに最適な設定が可能になる。

【図面の簡単な説明】

【図1】本発明の一実施例としてのゲート処理装置の構成を示す図である。

【図2】実施例装置における各信号の波形を示す図である。

【図3】実施例装置におけるゲート波形発生器の機能ブロック構成を示す図である。

【図4】実施例装置におけるスレシヨルド値生成部の機能ブロック構成を示す図である。

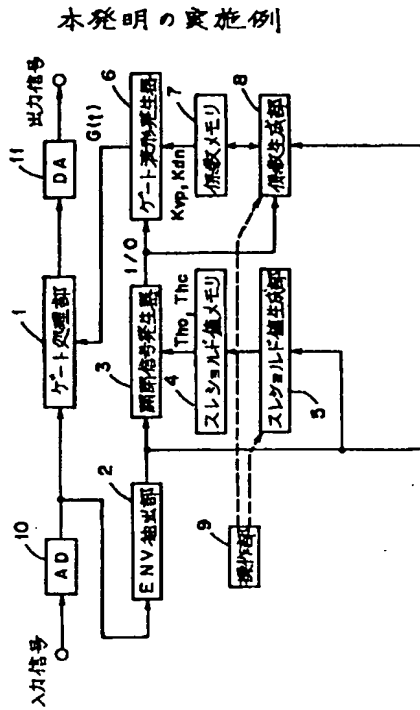
【図5】実施例装置における係数生成部の係数設定時の機能ブロック構成を示す図である。

【図6】実施例装置における係数生成部の係数修正時の機能ブロック構成を示す図である。

【符号の説明】

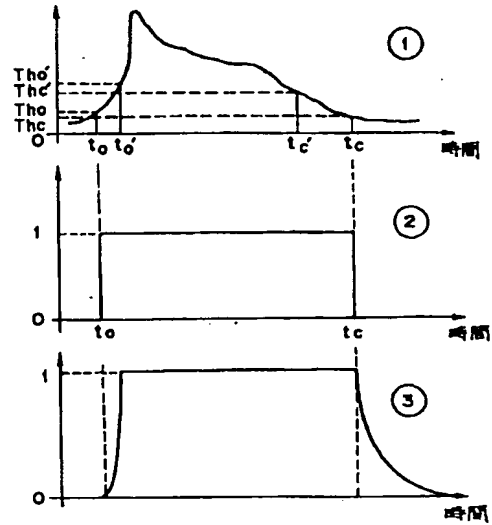
- | | |
|--------------|--------------|
| 1 ゲート処理部 | 2 エンベロープ抽出部 |
| 3 開閉信号発生器 | 4 スレシヨルド値メモリ |
| 5 スレシヨルド値生成部 | 6 ゲート波形発生器 |
| 7 係数メモリ | 8 係数生成部 |

【図1】



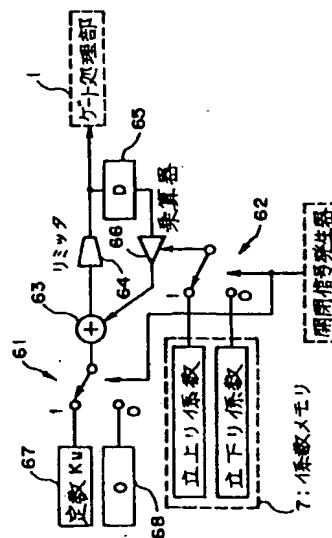
【図2】

実施例の各信号波形



【図3】

ゲート波形発生器



係數生成部 (係數修正時)

